

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-315336
 (43)Date of publication of application : 26.11.1993

(51)Int.CI.

H01L 21/3205

(21)Application number : 04-119462
 (22)Date of filing : 13.05.1992

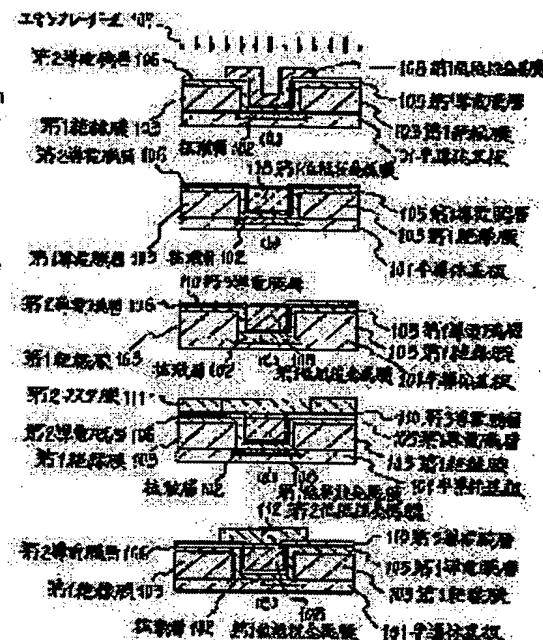
(71)Applicant : NEC CORP
 (72)Inventor : MIKAGI IKU

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To make it possible to fill even a small interlayer connection hole without voids, and to obtain a structure having a low interconnection resistance and a high electromigration and stress-migration resistance by causing a low-resistance metal film made by a plating method to be fused and flow to the inside of an interlayer connection hole by the irradiation of a laser beam to fill the hole.

CONSTITUTION: Plating is effected with the use of a first masking film as a mask, and a first low-resistance metal film 108 is selectively formed on a resultantly exposed second conductive film layer 106. The first masking film is then removed. The first metal film 108 is exposed to a laser beam 109, so that the film is fused and flows to the inside of an interlayer connection hole, whereby the connection hole is filled with the film. After a third conductive film layer 110 is formed over the low-resistance metal film, plating is effected with the use of a second masking film 111 as a mask. A second low-resistance metal film 112 is selectively formed on the resultantly exposed third conductive film layer 110, and the second masking film 111 is removed. Thereafter, unnecessary portions of the third conductive film layer 110, the second conductive film layer 106 and the first conductive film layer 105 are removed in that order, thereby forming a metal interconnection line.



LEGAL STATUS

[Date of request for examination] 25.04.1996
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 2819938
 [Date of registration] 28.08.1998
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right] 28.08.2001

Copyright (C) 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-315336

(43) 公開日 平成5年(1993)11月26日

(51) Int.Cl.⁵

識別記号 庁内整理番号

F. L.

技術表示箇所

7735-4M

H01L 21/88

8

1 L 21/88

R
K

審査請求 未請求 請求項の数 9 (全 12 頁)

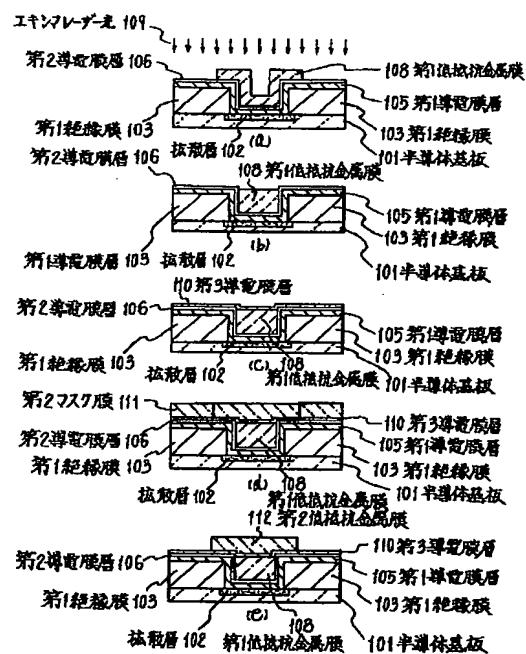
(21)出願番号	特願平4-119462	(71)出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成4年(1992)5月13日	(72)発明者	三ヶ木 郁 東京都港区芝五丁目7番1号日本電気株式会社内
		(74)代理人	弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【構成】マスク膜を用いた選択メッキ法により層間接続孔とその周囲部のみに第1低抵抗金属膜を形成し、マスク膜を除去する。さらにレーザー光を照射して、第1低抵抗金属膜を層間接続孔中にボイドレスで充填・平坦化する。次に第3導電膜層を全面に形成した後、第2マスク膜を用いたメッキ法により第2低抵抗金属膜を形成、不要部分を除去して配線化し、その上層に絶縁膜を形成する。

【効果】低照射エネルギーで微細な高アスペクト比の層間接続孔への低抵抗金属膜のボイドレスの埋め込みが可能となり、高性能でエレクトロマイグレーション・ストレスマイグレーション耐性が良く高い長期信頼性を有する半導体装置を高い歩留で製造する事ができる。



(2)

特開平5-315336

1

【特許請求の範囲】

【請求項 1】 半導体基板上に設けられた拡散層、多結晶シリコン層あるいは金属ケイ化物層とその上層に設けられた第1絶縁膜と前記第1絶縁膜に開口された層間接続孔よりなる構造を形成する工程あるいは半導体基板上に形成された第1絶縁膜、前記第1絶縁膜上に形成された単層あるいは複数層の導電膜より構成される下層配線、前記下層配線上に形成された第2絶縁膜および前記第2絶縁膜に開口された層間接続孔よりなる構造を形成する工程と、前記拡散層および第1絶縁膜上、あるいは前記下層配線および第2絶縁膜上に単層あるいは複数層の膜より構成される第1導電膜層を形成する工程と、前記第1導電膜層上に第2導電膜層を形成する工程と、前記層間接続孔内部およびその周辺部に存在する第2導電膜層上ののみが露出される第1マスク膜を形成する工程と、前記第1マスク膜をメッキマスクとしてメッキを行い、露出した第2導電膜層上に第1低抵抗金属膜を選択的に形成する工程と、第1マスク膜を除去する工程と、レーザー光を照射して第1低抵抗金属膜を溶融流動させて層間接続孔内部に第1低抵抗金属膜を充填させる工程と、その上層に第2導電膜層と同様の元素より構成される第3導電膜層を形成する工程と、前記第3導電膜層上に選択的に配線形成用の第2マスク膜を形成する工程と、前記第2マスク膜をメッキマスクとしてメッキを行い、露出した第3導電膜層上に第2低抵抗金属膜を選択的に形成する工程と、第2マスク膜を除去する工程と、露出した第3導電膜層の不要部分、第2導電膜層の不要部分および第1導電膜層の不要部分を順次除去して、第1導電膜層、第2導電膜層、第3導電膜層および第2低抵抗金属膜より構成される金属配線を形成する工程と、前記金属配線上に第3絶縁膜を形成する工程とを有する半導体装置の製造方法。

【請求項 2】 第1導電膜層をチタン (T 1)、バナジウム (V)、ジルコニウム (Z r)、ニオブ (N b)、モリブデン (M o)、ハフニウム (H f)、タンタル (T a)、タングステン (W)、これらの金属を主成分とする合金、これらの金属のケイ素化合物、窒素化合物、ホウ素化合物、あるいは炭素化合物より構成される単層膜とする事を特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 3】 第1導電膜層をチタンと窒化チタンより構成される2層膜あるいはチタンとホウ化チタンより構成される2層膜とする事を特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 4】 第2導電膜層あるいは第3導電膜層が金 (A u)、パラジウム (P d)、白金 (P t)、オスミウム (O s)、イリジウム (I r)、ロジウム (R h)、ルテニウム (R u)、レニウム (R e)、アルミニウム (A l)、銅 (C u) のいずれかの元素、あるいはこれらの元素を主成分とする合金より構成される事を特徴と

2

する請求項 1 に記載の半導体装置の製造方法。

【請求項 5】 第1マスク膜および第2マスク膜がフォトレジスト、ポリイミド系有機樹脂、シリコン酸化膜、シリコン空化膜あるいはシリコン酸空化膜より構成される事を特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 6】 第1低抵抗金属膜および第2低抵抗膜が金、銅、アルミあるいは銀を主成分とする事を特徴とする請求項 1 に記載の半導体装置の製造方法。

10 【請求項 7】 照射するレーザーの光源を X e C l あるいは K r F とする事を特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 8】 第1低抵抗金属膜へのレーザー光照射をパルス照射法により行う工程を含む事を特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 9】 第1絶縁膜、第2絶縁膜および第3絶縁膜がシリコン酸化膜、少なくともリン (P) あるいはボロン (B) を含有するシリコン酸化膜、シリコン空化膜、シリコン酸空化膜、ポリイミド樹脂系有機膜あるいはこれらの積層構造膜により構成される事を特徴とする請求項 1 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【産業上の利用分野】 本発明は半導体装置の製造方法に關し、特にメッキ法としてレーザー照射法を用いた半導体装置の製造方法に関する。

【0 0 0 2】

【従来の技術】 従来のメッキ法を用いた半導体装置の製造方法を図 6、図 7 により説明する。

30 【0 0 0 3】 図 6 (a) に示す通り、既知の手法を用いて半導体基板 1 0 1 上に拡散層 1 0 2、0. 5~1. 5 μ m の厚みでシリコン酸化膜より構成される第1絶縁膜 1 0 3、0. 4~1. 5 μ m 径の層間接続孔 1 0 4 より構成される構造を形成する。この場合、拡散層はイオン注入法、第1絶縁膜は熱 C V D 法により形成し、層間接続孔はレジストをマスクとした反応性イオンエッティング法により開口する。

【0 0 0 4】 続いて図 6 (b) に示す通り、タングステンにチタンが 10 w t % 添加されたチタン-タングステン合金より構成される第1導電膜層 1 0 5 を D. C. マグネットロンスパッタ法により成膜パワー 1. 0~4. 0 KW、成膜圧力 1~10 mm Torr の条件の下、0. 1 μ m の厚みで形成する。さらに第1導電膜層 1 0 5 上に例えば金より構成される第2導電膜層 1 0 6 を同様の手法を用いて、成膜パワー 0. 2~2. 0 KW、成膜圧力 1~10 mm Torr の条件の下、0. 02~0. 05 μ m の厚みで形成する。

【0 0 0 5】 第1導電膜層 1 0 5 は後工程で形成する第2低抵抗金属膜や第2導電膜層 1 0 6 の構成元素の能動領域への拡散を防止する層として設けるが、下層に存在

(3)

特開平5-315336

3

する第1絶縁膜との間の密着層としても機能する。一方、第2導電膜層106は第2低抵抗金属膜成長時のメッキ电流供給、メッキ膜の安定した成長、低抵抗金属膜と第1導電膜層との間の密着性確保および第1導電膜層表面のメッキ液からの保護を目的として構成されるものである。

【0006】続いて図6(c)に示す通り、g線あるいは1線を用いたフォトリソグラフィー法により、1.0～2.0μmの厚みを有するフォトレジストより構成される第2マスク膜111を第2導電膜層106上に形成、パターニングする。

【0007】さらに図6(d)のごとく、金より構成される第2低抵抗金属膜112を既知の手法である電解メッキ法を用いて露出した第2導電膜層106上に選択的に0.5～1.5μmの厚みで形成する。電解金メッキ液は硫酸、硫酸金ナトリウム等を主成分とし、これに平坦化剤、pH安定化剤などが添加されたものを使用する。この液は通常1リットル当たり約10gの金を含有する非シアン系溶液で、中性に近いpH(6～8)を有している。金メッキはメッキ膜の膜質、均一性の観点から見て、メッキ温度35～60℃、電流密度1～4mA/cm²の条件下で行うことが好ましい。

【0008】次に図6(e)に示す通り、第2低抵抗金属膜112を形成する際に層間接続孔が微細である場合やアスペクト比が大きい場合あるいは孔の形状が悪い時には第2低抵抗金属膜112中にボイド(空洞)116が形成され、問題となるため微細孔や高アスペクト比の孔の埋設には適しているとは言えない。また層間接続孔の形状が逆テーパー状になっている場合にも孔の上部にボイドが形成されやすくなるため層間接続孔の開口時にも注意は必要である。

【0009】続いて図7(a)に示す通り、有機溶剤を用いた湿式剥離法あるいは酸素プラズマを用いたアッティング法によって第2マスク膜111を除去する。

【0010】さらに図7(b)に示すごとく、電解メッキ法により形成した第1低抵抗金属膜108をエッティングマスクとして露出した第2導電膜層106をエッティングし、続いて露出した第1導電膜層105もエッティングして配線パターン化する。例えば第1導電膜層105がチタンータンクスチタン合金、第2導電膜層106が金で構成されており、これらのウエットエッティング法で除去する場合、金は濃度10～20v/o 1%の王水で温度25～50℃のものとでエッティングし、チタンータンクスチタン合金は濃度50～100v/o 1%の過酸化水素水で温度25～45℃の条件下でエッティングを行う事が好ましい。

【0011】エッティング工程をすべてドライ化しようとする場合、第2導電膜層の不要部分をArガスをミリングソースとしたイオンミリング法で除去し、第1導電膜層をCF₄、SF₆等のフッ素系ガスを使用した反応性

4

イオンエッティング法で除去する事ができる。また第2導電膜層をウエットエッティング、第1導電膜層をドライエッティングにより除去することも可能である。

【0012】続いて図7(c)の通り、SiH₄およびNH₃を反応ガスとしたプラズマCVD法を用いて、シリコン空化膜より構成される第3絶縁膜115を金属配線の上層に0.5～1.0μmの厚みで形成する。

【0013】上記工程により半導体基板101上に拡散層102、第1絶縁膜103と第1導電膜層105、第2導電膜層106、第2低抵抗金属膜112より構成される金属配線および上層の第3絶縁膜115を形成していた。

【0014】続いてレーザー照射法を用いた従来の半導体装置の製造方法について説明する。図8は従来の製造方法を製造工程順に示したものである。

【0015】図8(a)に示す通り、従来のメッキ法による半導体装置の製造方法と同様に半導体基板101上に拡散層102、0.50～1.50μmの厚みでシリコン酸化膜より構成される第1絶縁膜103、0.60～1.50μm径の層間接続孔104より構成される構造を形成する。

【0016】さらに図8(b)に示すごとく、0.02～0.05μm厚のチタンと0.05～0.10μm厚の空化チタンより構成される第2導電膜層105を第1絶縁膜および層間接続孔104上に、それぞれD.C.マグネットロンスパッタ法、反応性スパッタ法により形成する。さらに0.50～1.00μm厚のアルミより構成される第2低抵抗金属膜112をD.C.マグネットロンスパッタ法により形成する。この際アルミのステップカバーレッジが悪いと後工程のレーザーリフローによる層間接続孔の充填時にボイドを生じる事となるため、スパッタ条件も慎重に決定する必要がある。

【0017】続いて図8(c)のごとく、XeClを光源とした波長308nmのエキシマレーザー光109をパルス照射し、第2低抵抗金属膜112を溶融・流動させて層間接続孔内部へ充填させる。照射のパルス間隔、パルスエネルギー密度等の照射条件は、第2低抵抗金属膜の反射率、膜厚、埋め込み深さ等により変化させる必要があるが、パルス間隔は数～数10nsec、パルスエネルギー密度は2～10J/cm²程度とする事が好ましい。過剰なエネルギーで照射した場合、供給される熱により下層に存在するp-n接合の破壊を生じることもあり、注意を要する。この方法では特に照射エネルギー量が多いため十分な配慮が必要となる。また第2低抵抗金属膜にアルミにシリコンや銅が添加されたアルミ系合金を用いる場合、溶融～凝固時の添加元素の偏析にも留意してレーザー照射条件を決定する。

【0018】ついで図8(d)に示す通り、既知の手法であるフォトリソグラフィー技術およびドライエッティング技術を用いて第2低抵抗金属膜および第1導電膜層の

(4)

特開平5-315336

5

不要部分を除去して配線パターン化する。

【0019】第2低抵抗金属膜はレーザー照射による全面溶融によって表面の平坦性、平滑性が失われてしまい、配線パターン化時のマスク形成がしにくくなるのが現状である。また層間接続孔の密度やその配列により第2低抵抗金属膜の充填性は変化して、パターン依存性を持つようになるので注意が必要である。以上のように従来の製造方法では、上記方法を用いて半導体基板上に形成された拡散層上に第1導電膜層105、第2低抵抗金属膜112より構成される配線を製造していた。

【0020】レーザー照射法を用いた従来の半導体装置の製造方法の別の一例として以下に示すものがある。図9は従来のレーザー照射法を用いた半導体装置の製造方法の別の一例を製造工程順に示したものである。

【0021】図9(a)のごとく、半導体基板101上に拡散層102、0.50~1.50μm厚のシリコン酸化膜より構成される第1絶縁膜103、0.60~1.50μm径の層間接続孔104より構成される構造を形成する。さらに0.20~0.60μm厚のアルミより構成される第1低抵抗金属膜108を第1絶縁膜および層間接続孔104上にD. C. マグнетロンスパッタ法により形成する。

【0022】続いて図9(b)に示すように、既知の手法であるトライエッティング技術を用いて層間接続孔内部とその周辺部のみ第1低抵抗金属膜108が残るようなエッティングマスクを用いて第1低抵抗金属膜の不要部分を除去する。

【0023】そして図9(c)に示すように、XeCl₁を光源とした波長308nmのエキシマレーザー光109をパルス照射し、層間接続孔内部およびその周辺部に存在する第1低抵抗金属膜108を溶融・流動させて層間接続孔内部へ充填させる。この場合、パルス間隔は数~数10nsec、パルスエネルギー密度は0.2~1.0J/cm²程度とする事が好ましい。この場合、照射エネルギー量は少なく済むためp-n接合の破壊の恐れは少なくなる。

【0024】さらに図9(d)に示すように、アルミより構成される第2低抵抗金属膜112をスパッタ法により0.50~1.00μmの厚みで第1絶縁膜上、第1低抵抗金属膜上に形成し、フォトリソグラフィー技術とドライエッティング技術を用いて配線パターン化し、半導体基板上の拡散層上に第1導電膜層、第2低抵抗金属膜より構成される配線を製造していた。

【0025】この際に用いるエッティングマスクは半導体装置の回路を接続する事を目的として形成されるもので、第1低抵抗金属膜を選択成長させる際に用いるエッティングマスクとは異なるものを使用する。上記工程では照射の低エネルギー化や充填性のパターン依存性の解消を図れるが、第1低抵抗金属膜、第2低抵抗金属膜それぞれのエッティング工程において露出した第1絶縁膜は才

6

ーバーエッチ分だけ膜減りすることになる。そして層間接続孔の周辺において2つの段差を生じ、ウエハ上の第1絶縁膜の膜厚均一性は低下する事は避けられない。

【0026】

【発明が解決しようとする課題】上述した従来の半導体装置の製造方法には以下に示す欠点がある。

【0027】(1) 半導体装置の高集積化により層間接続孔径の微細化やアスペクト比の増加が進行した場合や層間接続孔の形状が悪い場合、従来の電解メッキ法では層間接続孔中に低抵抗金属膜を形成する際に層間接続孔に空洞(ポイド)が形成されてしまい、この空洞中の残留物の影響により製造工程での高い歩留りを得にくい。

【0028】(2) 製品として完成した後でもポイド中の残留物やポイド自身の存在により、経時変化による半導体装置の特性変動の発生が起り易くなったり、層間接続部でのエレクトロマイグレーション、ストレスマイグレーションの発生による層間接続部での断線が生じやすくなるなど、半導体装置の長期信頼性が低下する。

【0029】(3) スパッタ法で形成した第1低抵抗金属膜はメッキ法で形成した膜と比較してステップカバレッジが悪く、孔の上部の膜厚が厚くなる。そのためレーザー照射による層間接続孔への第1低抵抗金属膜充填時にポイドを形成しやすくなり、微細孔、高アスペクト比孔への適用がむずかしい。

【0030】(4) 全面スパッタ法で形成した第2低抵抗金属膜をリフローさせようとした場合、層間接続孔の疎密分布の違いにより充填性のパターン依存性を生じるため、均一な充填ができない。さらにリフローにより第2低抵抗金属膜全面の平滑性が低下して、配線パターン化に際してリソグラフィー工程におけるパターン寸法制御性が低下する。そのため、均一な電気特性を得にくい。

【0031】(5) 全面スパッタ法で形成した第1低抵抗金属膜をリフローさせようとした場合、高エネルギーでのレーザー照射が必要となる。そのためp-n接合への影響が大きくなり、p-n接合の浅い微細な半導体装置への適用がむずかしい。

【0032】(6) レーザー照射による層間接続孔への第1低抵抗金属膜の充填前に第1低抵抗金属膜をバーニングするプロセスを用いた場合、低エネルギー化が可能で、後工程で第2低抵抗金属膜を形成・バーニングするため上記(4)、(5)の問題点を解消できる効果はある。しかし第1低抵抗金属膜のバーニング時に露出した下地の第1絶縁膜もオーバーエッチングの時間分エッティングすることとなり、第1絶縁膜に段差を生じる。さらに第2低抵抗金属膜の配線パターン化時にも第1絶縁膜の露出部分はやはりオーバーエッチングの時間分エッティングされる。これにより第1絶縁膜厚では2つの段差を生じて第1絶縁膜厚の均一性が低下して、半導体装置の特性の不安定化を生じる。

(5)

特開平5-315336

7

8

【0033】

【課題を解決するための手段】本発明の半導体装置の製造方法は、半導体基板上に設けられた拡散層、多結晶シリコン層あるいは金属ケイ化物層とその上層に設けられた第1絶縁膜と前記第1絶縁膜に開口された層間接続孔よりなる構造を形成する工程、あるいは半導体基板上に生成された第1絶縁膜、前記第1絶縁膜上に形成された単層あるいは複数層の導電膜より構成される下層配線、前記下層配線上に形成された第2絶縁膜および前記第2絶縁膜に開口された層間接続孔よりなる構造を形成する工程と、前記拡散層および第1絶縁膜上、あるいは前記下層配線および第2絶縁膜上に単層あるいは複数層の膜より構成される第1導電膜層を形成する工程と、前記第1導電膜層上に第2導電膜層を形成する工程と、前記層間絶縁孔内部およびその周辺部に存在する第2導電膜層のみが露出される第1マスク膜を形成する工程と、前記第1マスク膜をメッキマスクとしてメッキを行い、露出した第2導電膜層上に第1低抵抗金属膜を選択的に形成する工程と、第1マスク膜を除去する工程と、レーザー光を照射して第1低抵抗金属膜を溶融流動させて層間接続孔内部に第1低抵抗金属膜を充填させる工程と、その上層に第2導電膜層と同様の元素より構成される第3導電膜層を形成する工程と、前記第3導電膜層上に選択的に配線形成用の第2マスク膜を形成する工程と、前記第2マスク膜をメッキマスクとしてメッキを行い、露出した第3導電膜層上に第2低抵抗金属膜を選択的に形成する工程と、第2マスク膜を除去する工程と、露出した第3導電膜層の不要部分、第2導電膜層の不要部分および第1導電膜層の不要部分を順次除去して、第1導電膜層、第2導電膜層、第3導電膜層および第2低抵抗金属膜より構成される金属配線を形成する工程と、前記金属配線上に第3絶縁膜を形成する工程を有する。

【0034】本発明の半導体装置の製造方法は拡散層上、多結晶シリコン層、金属ケイ化物層あるいは下層配線上に形成した層間接続孔の内部および周辺部のみにスパッタ法と比較してステップカバレッジに優れたメッキ法により形成された第1低抵抗金属膜をレーザー光照射により溶融・流動させて層間接続孔内部へ充填するため、第1低抵抗金属膜を微細な層間接続孔中へ形成する際にもボイドを形成しない。

【0035】そのため従来のスパッタ法よりも微細で高アスペクト比の層間接続孔へのボイドレス充填が可能となる。それにより低い層間接続抵抗が得られ、接続孔直上の配線平坦性も高くなり、配線の多層化が容易になる。さらに第1低抵抗金属膜を充填が必要な部分のみに選択成長させるため、レーザー溶融させる総量が全面スパッタ法と比較して少なく、照射エネルギー量が少なくて済む。そのためp-n接合部や下層配線へのダメージを低減でき、接合が浅く配線も細い微細な半導体装置への適用が可能となる。また第1低抵抗金属膜が選択成長

であり、全面スパッタ法の問題点とされてきた層間接続孔の疎密分布の違いによる充填性のパターン依存性を生じない。さらに第2低抵抗金属膜はリフローを必要としないため、表面の平坦性・平滑性に変化がなく、配線パターン化のリソグラフィー工程でのパターン寸法制御性が低下しない。そして第1低抵抗金属膜はリフロー前のバーニング工程が不要であるため、第2低抵抗金属膜より構成される配線下の下地絶縁膜の膜厚の均一性が損なわれる事はない。また1回のエッチングで配線化できるため、第2低抵抗金属膜のオーバーエッチ時の下地絶縁膜の膜減りを最小限に抑えられ従来の配線パターン化後にリフローする方法と比較して下地絶縁膜の膜厚均一性の低下が少ない。また形成された金属配線は金、銅、あるいはアルミに代表される電気抵抗の小さな第2低抵抗金属膜と高い融点を有する第1導電膜層の積層構造となっているため、低抵抗で配線部、層間接続部の両者において高いエレクトロマイグレーション、ストレスマイグレーション耐性を有する金属配線を得られる効果がある。

【0036】

【実施例】次に本発明について図面を参照して説明する。図1～図3は本発明の第1の実施例を製造工程順に示したものである。

【0037】まず図1(a)に示す通り、既知の手法を用いて半導体基板101上に拡散層102、0.5～1.5μmの厚みのシリコン酸化膜より構成される第1絶縁膜103、0.3～1.5μm径の層間接続孔104より構成される構造を形成する。この場合、拡散層はイオン注入法、第1絶縁膜はSiH₄ソースの熱CVD法により形成し、層間接続孔はレジストをマスクとした反応性イオンエッチング法により開口する。

【0038】この場合、層間接続孔の底部に形成される層はかならずしも拡散層である必要はなく、多結晶シリコンやチタンシリサイド、タンクステンシリサイドなどに代表される金属ケイ化物であっても構わない。

【0039】続いて図1(b)に示すごとく、タンクステンにチタンが10wt%添加されたチタン-タンクステン合金より構成される第1導電膜層105を既知の技術であるD. C. マグネットロンスパッタ法により成膜パワー1.0～4.0kW、成膜圧力1～10mTorrの条件の下、0.1μmの厚みで第1絶縁膜103上に形成する。

【0040】さらに第1導電膜層105上に、例えば金より構成される第2導電膜層106を同様の手法を用いて成膜パワー0.2～2.0kW、成膜圧力1～10mmTorrの条件の下、0.02～0.05μmの厚みで形成する。

【0041】第1導電膜層105は後工程で形成する低抵抗金属膜の構成元素の拡散防止膜(パリアメタル)、低抵抗金属膜と下層に存在する絶縁膜との間の密着層と

(6)

特開平 5-315336

10

して働くものである。

【0042】その他にもジルコニウム、ニオブ、ハフニウム、バナジウム、モリブデン等のような高融点金属、これらの合金、窒化物、ケイ化物、炭化物、ホウ化物あるいはチタンと窒化チタン、チタンとホウ化チタンの積層膜などの耐熱性および下地密着性を確保出来る材料であれば上述の材料に限らず使用する事が出来る。

【0043】第2導電膜層106はメッキ時の下地(メッキ電流供給層)、メッキ法により形成される低抵抗金属膜形成時の安定した成長や、低抵抗金属膜の密着性確保および第1導電膜層105表面のメッキ液からの保護を目的として形成される。

【0044】金の他にもパラジウム、白金、ロジウム、オスミウム、イリジウム、ルテニウム等が使用できるが、基本的に第1低抵抗金属膜形成時の膜成長の下地として、耐熱性、密着性、メッキ性等の観点から見て相性の良いものであれば上述の元素に限定される事はなく、例えば低抵抗金属膜が銅あるいはアルミより構成される場合、第2導電膜層として銅やアルミを使用しても問題ない。

【0045】続いて図1(c)に示す通り、既知の技術であるg線あるいは1線を用いたフォトリソグラフィー法により、第2導電膜層106上にフォトレジストより構成される第1マスク膜107を1.0~2.0μmの厚みで選択的に形成する。この第1マスク膜は層間接続孔とその周辺部のみ第2導電膜層が露出されるパターンを有するものであり、半導体装置の素子間を接続する配線パターンを形成するためのマスクパターンとは異なるものを用いる。その材料もフォトレジストのみに限定される事はなく、ポリイミド系有機樹脂材料や、シリコンの酸化膜、窒化膜、酸窒化膜等の無機系材料であっても構わない。

【0046】図1(d)に第1マスク膜形成後(メッキ前)の上面図を示す。図中のA-A切断面が、図1(c)の縦断面に相当する。

【0047】図中Lで示される層間接続孔と第1マスク膜の間の適正マージン量は層間接続孔の径、アスペクト比、後に形成する第1低抵抗金属膜の膜厚あるいは後で照射するレーザー光の照射条件にも依存するが、基本的には層間接続孔径の1/2~1/3の値を目安とすると良い。

【0048】さらに図1(e)に示す通り、第2導電膜層106上に金より構成される第1低抵抗金属膜108を既知の技術である電解金メッキ法により0.1~0.6μmの厚みで選択的に形成する。この際、メッキ電流は下層に存在する第1導電膜層105および第2導電膜層106を通じて供給される。第1低抵抗金属膜の膜厚は層間接続孔径の1/4~2/5程度とする事が望ましい。もし膜厚が薄かったり厚かったりした場合、後のレーザーリフロー工程での第1低抵抗金属膜の層間接続孔

中への供給量が不適正となり、孔上の平坦性が悪化する可能性があるからである。

【0049】電解金メッキ液は硫酸、硫酸金ナトリウム等を主成分とし、これに平坦化剤、pH安定化剤などが添加されたもとを使用する。このメッキ液は通常1リットル当たり約10gの金を含有する非シアン系のもので、中性に近いpH(6~8)を有している。

【0050】実際のメッキはメッキ膜の膜質、均一性の観点から見て、メッキ温度35~60℃、電流密度1~10mA/cm²の条件下で行うことが好ましい。本実施例では第1低抵抗金属膜108を金としているが、メッキ法により第2導電膜層106上に形成可能な金属で、上下の絶縁膜に対して密着をとりにくいものであれば必ずしも金である必要はなく、例えば銅やアルミのように他の電気抵抗の低い金属でもかまわない。

【0051】さらに図2(a)のごとく、酸素プラズマを用いたアッシング法や有機溶剤を用いた湿式剥離法により第1マスク膜107を除去した後、XeClを光源とした波長308nmのエキシマレーザー光109をパルス照射する。

【0052】そして図2(b)に示すように、第1低抵抗金属膜108を溶融・流動させて層間接続孔内部へ充填させる。照射のパルス間隔、パルスエネルギー密度等の照射条件は、第1低抵抗金属膜の反射率、膜厚、埋め込み深さ等により変化させる必要があるが、パルス間隔は数~数10nsec、パルスエネルギー密度は0.2~1.0J/cm²程度とする事が好ましい。過剰なエネルギーで照射した場合、供給される熱により下層に存在するp-n接合の破壊を生じることもあり注意が必要である。しかし本実施例では溶融させる第1低抵抗金属膜は局在しており、その総量も少ないため照射エネルギー量が少なくて済む。そのため浅いp-n接合を持つ半導体装置でも適用しやすいと言う利点を有する。メッキ法により形成した第1低抵抗金属膜はスパッタ法で形成したものと比較してステップカバレッジに長じている。そのため微細な孔へのボイドレス充填に際して優位性を持つ。

【0053】また、第1低抵抗金属膜の形成時にマスク膜を用いてその存在を局在化する事により充填性の向上がはかれ、充填時のパターン依存性やリフロー時の表面の平滑性変化を抑制できる。第1低抵抗金属膜の溶融・流動による層間接続孔への充填時に第1低抵抗金属膜と第2導電膜層との界面には両者の反応層が形成されるが、レーザー照射前後で構造的相違は生じない。

【0054】続いて図2(c)に示すごとく、金より構成される第3導電膜層110を、0.02~0.05μmの厚みで第2導電膜層106の上に既知の手法であるD.C.マグネットロンスパッタ法により形成する。

【0055】薄い第2導電膜層はレーザー光照射時に溶融するが、その後に凝集化した場合、後工程で電解メッ

(7)

特開平5-315336

11

キ法により第2低抵抗金属膜を形成しようとする際にメッキ電流の不均一化を起こしやすく、第2低抵抗金属膜厚も不均一になりやすくなる。その防止策として第3導電膜層は形成されるものであり、第2導電膜層と同じ材料を用いる事ができる。

【0056】さらに図2 (d) のごとく、第3導電膜層110上にフォトレジストより構成される第2マスク膜111を1.0~2.0 μm の厚みで選択的に形成し、さらに第3導電膜層110上に金より構成される第2低抵抗金属膜112を既知の技術である電解金メッキ法により第1低抵抗金属膜形成時と同様の条件を用いて0.5~1.5 μm の厚みで選択的に形成する。

【0057】第2マスク膜は半導体装置の素子間を接続する配線パターンを形成するためのマスクパターンであり、第1マスク膜とはその使用目的が異なるものである。その材料もフォトレジストのみに限定される事はなく、ポリイミド系有機樹脂材料や、シリコンの酸化膜、空化膜、酸空化膜等の無機系材料でも構わない。

【0058】本実施例では第1低抵抗金属膜および第2低抵抗金属膜の形成に電解メッキ法を用いているが、無電解メッキ法によりこれら金属膜形成を行ってもよい。

【0059】続いて図2 (e) に示すごとく、酸素プラズマを用いたアッシング法や有機溶剤を用いた剥離法により第2マスク膜111を除去する。

【0060】そして図3 (a) の示す通り、第2低抵抗金属膜をエッティングマスクとしたウエットエッティング法により露出した第3導電膜層、第2導電膜層を順次除去し、配線パターン化する。

【0061】例えば第1導電膜層がチタンータンゲステン合金、第2導電膜層、第3導電膜層が金で構成され、これらをウエットエッティング法で除去する場合、金は10~20 vol %の王水を用いて25~50°Cでエッティングし、チタンータンゲステン合金は50~100 vol %の過酸化水素水を用いて25~45°Cでエッティングを行うとサイドエッチの少ない良好な配線形状を得る事ができる。このエッティング工程で第2低抵抗金属膜は若干エッティングされる事となるため、成膜時の厚みは、この膜減りを考慮して決定する必要がある。

【0062】ウエットエッティング法は低抵抗金属膜に対するイオンのアタックがないためドライエッティング法と比較した場合、表面の損傷を抑制できると言う利点を有している。その反面、サイドエッチが入るため半導体装置の設計ルールによっては適用がむずかしい場合もある。もちろん、この両導電膜層の不要部分除去はウエットエッティング法のみで行われる必要はなく、上述の通り、両導電膜層の種類や配線幅によってドライエッティング法とドライエッティングとウエットエッティングを組み合わせた方法を適している場合もある。

【0063】例えば白金などのように化学的活性度が低く、かつウエットエッチでの除去がむずかしい元素が第

12

2導電膜層あるいは第3導電膜層の場合、イオンミリングのようなイオンの衝突エネルギーを利用した物理的エッティング法により除去する事が望ましい。

【0064】第1導電膜層のドライエッティング法による除去は反応性イオンエッティングで可能である。多くの場合、第1導電膜層は前述のフッ素系ガスかCCl₄、BCl₃等に代表される塩素系ガスを使用する。これらの除去工程においてもマスクとなる第2低抵抗金属膜はエッティングされて膜厚は減少する事になる。そのため、膜の減りを考慮して成膜時の膜厚を設定する必要がある。

【0065】さらに図3 (c) の通り、SiH₄ガスとN₂Oガスを用いたプラズマCVD法により、シリコン酸化膜より構成される第3絶縁膜115を0.50~1.00 μm の厚みで第1絶縁膜および配線パターンの上層に形成する。ここで形成する第3絶縁膜は、必ずしもシリコン酸化膜である必要はない。ほかに例えばPSG、BSG、BPSGに代表されるようなリンやボロンを含有した酸化膜や、シリコン空化膜、シリコン酸空化膜、ポリイミド樹脂系有機膜あるいはこれらの積層構造であっても構わない。その成膜方法もプラズマCVD法に限定されるものではなく、SOG(スピノングラス)やポリイミド樹脂系材料に代表される回転塗布法など、他の方法によっても可能である。

【0066】さらに反応性イオンエッティングを用いた絶縁膜のエッチバック法に代表される絶縁膜の平坦化処理を組み合わせても有効である。上述の半導体装置の製造方法は、層間接続孔中に選択的にポイドレスに充填された電気抵抗の小さな第1低抵抗金属膜の周囲部が高融点金属膜層により覆われており、さらに主導電材料となる第2低抵抗金属膜の下層にも高融点金属膜層が存在するため、従来の製法と比較して高い長期信頼性と良好な電気特性を有する微細な半導体装置が高い歩留りで安定して得られる。

【0067】本発明の半導体装置の製造方法は、MOS、Bipolar、Bi-CMOS等の半導体装置の種類を問わず適用可能である事は言うまでもない。

【0068】続いて本発明の第2の実施例を図面を参照して説明する。図4、図5は本発明の第2の実施例を製造工程順に示した縦断面図である。

【0069】図4 (a) に示す通り、半導体基板101上にSiH₄を反応ガスとした熱CVD法により形成した0.50 μm の厚みを有する第1絶縁膜103、第1絶縁膜上に厚さ0.1 μm の空化チタン、0.02~0.05 μm のスパッタ金膜、0.5~1.0 μm の金メッキ膜より構成される下層配線114、その上層にSiH₄ガスとN₂Oガスを用いたプラズマCVD法により形成された厚さ0.5~1.0 μm のシリコン酸化膜より構成される第2絶縁膜113、この第2絶縁膜113にフォトリソグラフィー法と反応性イオンエッティング法を用いて開口された0.5~1.0 μm の径を有する

(8)

特開平5-315336

13

層間接続孔104よりなる構造を形成する。

【0070】窒化チタンはチタンをターゲットとしてスパッタガスに窒素とアルゴンの混合ガスを用いた反応性スパッタ法により形成する。

【0071】スパッタ金膜は、D. C. マグネットロンスパッタ法により、成膜パワー0.5～2.0kW、圧力1～10mm Torrの条件の下で形成する。

【0072】メッキ金膜は第1の実施例で示した通りのフォトレジストを用いた電解金メッキ法により形成し、配線パターン化も第1の実施例で示したエッチング技術を用いる。この下層配線は特に金に限定されるものではなく、アルミ系材料や銅系材料など他のものでも構わない。

【0073】統いて図4 (b) のごとく、チタンと窒化チタンの2層膜より構成される第1導電膜層105それぞれ0.05μm、0.1μmの厚みで第1絶縁膜103上に形成する。さらに第1導電膜層105上に、例えば銅より構成される第2導電膜層106をD. C. マグネットロンスパッタ法により0.02～0.05μmの厚みで形成する。

【0074】第1導電膜層105は後工程で形成する低抵抗金属膜の構成元素の下層への拡散防止膜、低抵抗金属膜と下層の絶縁膜との間の密着層として働く。その他にも第1の実施例で示したような高融点金属膜や積層膜など耐熱性と下地密着性を確保出来る材料であれば使用出来る。第2導電膜層106はメッキ時のメッキ電流供給層、低抵抗金属膜形成時の安定した成長、低抵抗金属膜の密着性確保そして第1導電膜層105表面のメッキ液からの保護を目的として形成される。

【0075】銅の他にも基本的に第1低抵抗金属膜形成時の膜成長の下地として、耐熱性、密着性、メッキ性等の観点から見て相性が良く、後工程で形成する銅メッキ膜の析出が可能で、かつ熱処理によって銅の電気特性や第1導電膜層のパリアメタルとしての耐熱性を劣化させないものであれば使用できる。

【0076】次に既知の技術であるg線あるいはi線を用いたフォトリソグラフィー法により、第2導電膜層106上にフォトレジストより構成される第1マスク膜107を1.0～2.0μmの厚みで選択的に形成する。このマスクも第1の実施例と同様に、層間接続孔とその周辺部の第2導電膜層が露出されるパターンを有するものである。第1マスク膜はフォトレジストに限定されるものではなく、ポリイミド系有機樹脂材料やシリコンの酸化膜、窒化膜、酸化窒化膜などでも構わない。さらに電解メッキ法を用いて銅より構成される第1低抵抗金属膜108を露出している第2導電膜層106上のみに選択的に0.2～0.4μmの厚みで形成する。

【0077】メッキ工程では析出させる銅膜の均一性が重要となるため、メッキ膜厚の均一性を得やすい硫酸銅60～100g/l(リットル)、金属銅15～25

14

g/l(リットル)、硫酸170～220g/l(リットル)の成分比を有し、これに小量の塩素と平担化剤等の添加剤を含有したものを使用すると良い。

【0078】実際のメッキ作業は、温度20～30℃、電流密度1～3mA/cm²の条件のもとで行うと平坦で均一性の高い銅膜を形成することが出来る。

【0079】さらに図4 (c) のごとく、さらに酸素プラズマもしくは有機溶剤を用いて第1マスク膜107を除去し、統いてXeClを光源とした波長308nmのエキシマレーザー光109をパルス照射する。

【0080】すると図4 (d) のごとく第1低抵抗金属膜108は溶融・流動して、層間接続孔104内部へ充填される。照射のパルス間隔、パルスエネルギー密度等の照射条件は、第1低抵抗金属膜の反射率、膜厚、埋め込み深さ等により変化させる必要があるが、パルス間隔は数～数10nsec、パルスエネルギー密度は0.2～1.0J/cm²程度とする事が好ましい。過剰なエネルギーで照射した場合、供給される熱により下層配線が溶融したり絶縁膜にクラックが発生するなどの現象もおこるため照射エネルギー量の決定は慎重に行う。

【0081】レーザー源はXeClに限定されるものではなく、その他にKrFなどを用いても良い。しかしその場合は適正照射条件はXeClの場合と違ってくる。そのため照射条件を再検討する必要がある。第2の実施例においても、第1の実施例で述べたような、充填性の向上と充填性のパターン依存性の抑制、照射の低エネルギー化等の従来の発明に対する優位性を有している。

【0082】統いて図5 (a) に示す通り、銅より構成される第3導電膜層110をスパッタ法により0.02～0.05μmの厚みで全面に形成し、さらにg線あるいはi線を用いたフォトリソグラフィー法によりレジストより構成される配線形成に用いる第2マスク膜111を厚さ1.0～2.5μmの厚みで選択的に形成する。そして露出した第3導電膜層110のみに銅より構成される第2低抵抗金属膜112を0.5～1.5μmの厚みで電解メッキ法により選択的に形成する。この際の銅メッキ条件は、第1低抵抗金属膜形成時と同様のものを用いる。

【0083】さらに図5 (b) に示す通り、第2マスク膜を既知の手法である酸素プラズマあるいは有機溶剤を用いて除去する。

【0084】統いて、図5 (c) に示すごとく、露出した第2導電膜層106をCCl₄、BCl₃等の塩素系ガスを用いた反応性イオンエッチング法により第2低抵抗金属膜をエッチングマスクとしてエッチング・除去し、さらに露出した第1導電膜層105も同じく塩素系ガスを用いた反応性イオンエッチング法によりエッチング・除去して配線パターン化する。このエッチング工程で第2低抵抗金属膜112は若干エッチングされる事となる。そのため第2低抵抗金属膜の成膜時の厚みは、こ

(9)

特開平5-315336

15

の膜の減りを考慮して決定する必要がある。両導電膜層のエッティング法はドライエッティングのみで行われる必要はなく、両導電膜層の種類によってはウエットエッティングと組み合わせた方法が適している場合もある。

【0085】さらに図5 (d) に示す通り、その上層に SiH_4 と N_2O を使用したプラズマCVDと言った既知の手法によりシリコン酸化膜より構成される第3絶縁膜115を0.5~1.0 μm の厚みで形成する。

【0086】ここで形成する第3絶縁膜は、必ずしもシリコン酸化膜である必要はなく、第1の実施例と同様の材料が使用可能である。その成膜方法もプラズマCVD法に限定されるものではない。SOG (スピンドルオングラス) やポリイミド樹脂系材料に代表される回転塗布法など、他の方法によっても形成は可能である。さらにエッチバック法に代表される平坦化処理を組み合わせた場合、平坦性がさらに向上して配線の多層化に際してさらに有利である。

【0087】上述の半導体装置の製造方法は、層間接続孔中に選択的にボイドレスに充填された電気抵抗の小さな第1低抵抗金属膜の周囲部が高融点金属膜層により覆われており、さらに主導電材料となる第2低抵抗金属膜の下層にも高融点金属膜層が存在するため、従来の製法と比較して高い長期信頼性と良好な電気特性を有する微細な半導体装置が高い歩留りで安定して得られる。またMOS、Bipolar、Bi-CMOS等の半導体装置の種類を問わず適用可能である事は第1の実施例と同様である。

【0088】

【発明の効果】以上説明したように本発明の半導体装置の製造方法は、層間接続孔中にレーザー溶融により選択的に充填された電気抵抗の小さな第1低抵抗金属膜の周囲部が高融点金属膜層により覆われており、さらに主導電材料となる低電気抵抗の第2低抵抗金属膜の下層にも高融点金属膜層が存在する構造が得られる。

【0089】そのため、小さな層間接続孔でもボイドレスに埋め込みができ、低配線抵抗で配線部・層間接続部の両者でエレクトロマイグレーション・ストレスマイグレーション耐性の高い構造となる。そのため従来の構造と比較して高い長期信頼性と良好な電気特性を有する微細な半導体装置を高い歩留りで安定して得られる。その

40

16

製造工程においても、レーザー光照射の低エネルギー化、層間接続孔充填時のパターン依存性の解消など歩留りの向上に寄与する効果を有する。

【図面の簡単な説明】

【図1】本発明の第1の実施例を製造工程順に示した図。

【図2】本発明の第1の実施例を製造工程順に示した図。

【図3】本発明の第1の実施例を製造工程順に示した図。

【図4】本発明の第2の実施例を製造工程順に示した図。

【図5】本発明の第2の実施例を製造工程順に示した図。

【図6】従来の半導体装置構造および製造方法を製造工程順に示した図。

【図7】従来の半導体装置構造および製造方法を製造工程順に示した図。

【図8】従来の半導体装置構造および製造方法を製造工程順に示した図。

【図9】従来の半導体装置構造および製造方法を製造工程順に示した図。

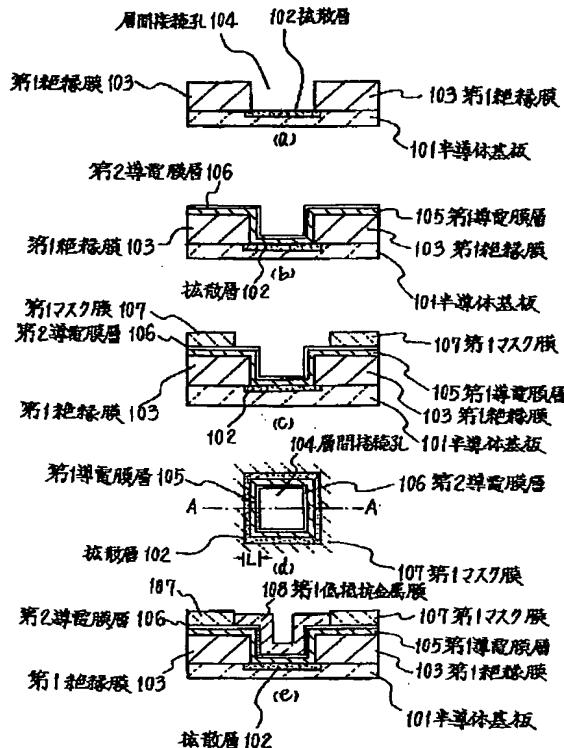
【符号の説明】

101	半導体基板
102	拡散層
103	第1絶縁膜
104	層間接続孔
105	第1導電膜層
106	第2導電膜層
107	第1マスク膜
108	第1低抵抗金属膜
109	エキシマレーザー光
110	第3導電膜層
111	第2マスク膜
112	第2低抵抗金属膜
113	第2絶縁膜
114	下層配線
115	第3絶縁膜
116	ボイド

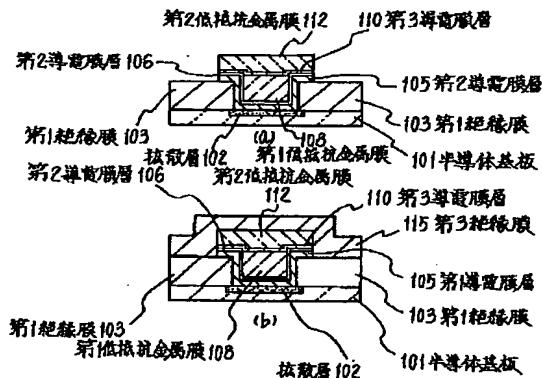
(10)

特開平5-315336

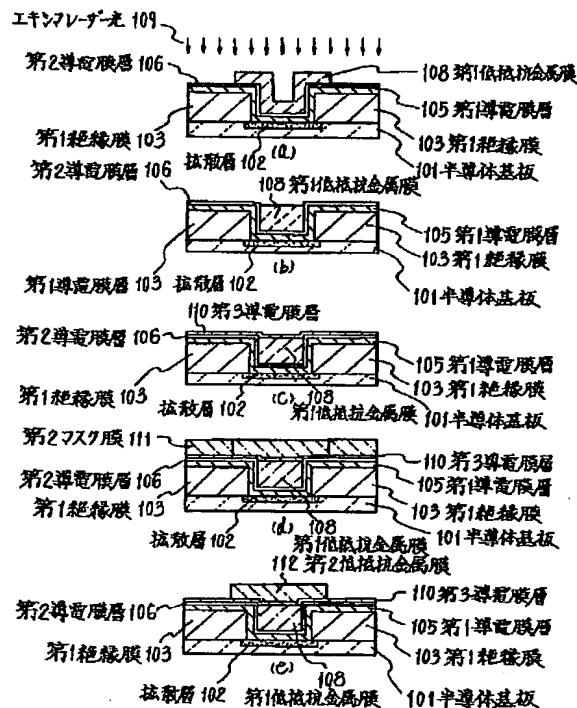
【图1】



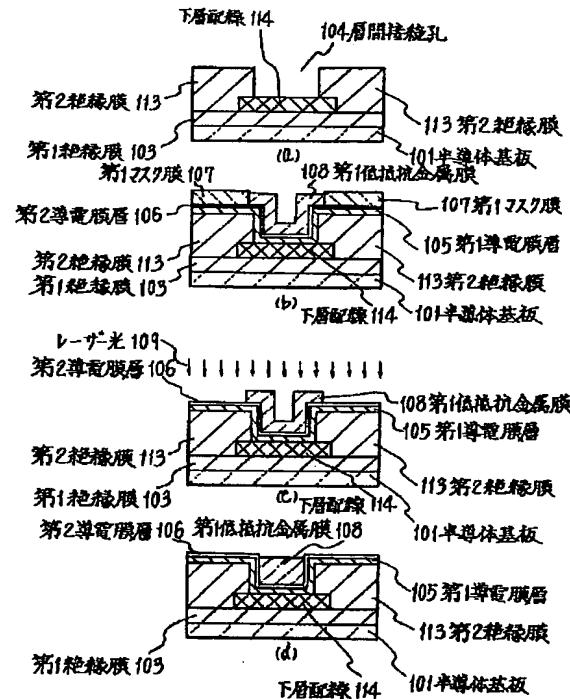
[图3]



[图2]



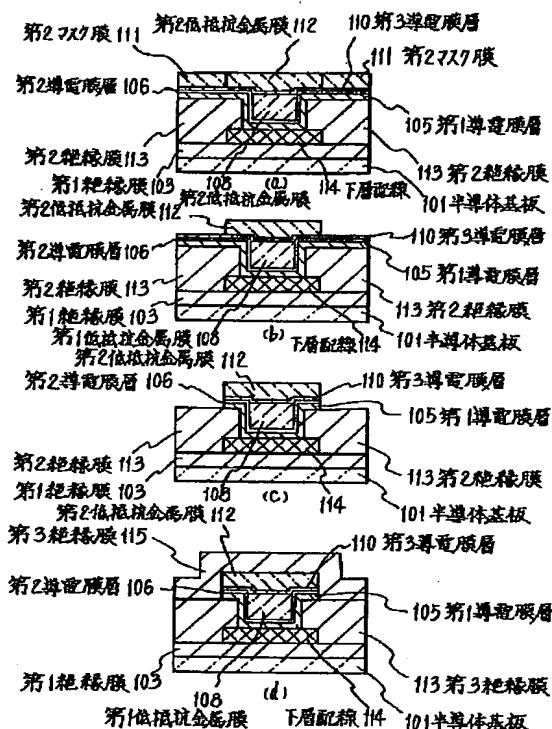
【図4】



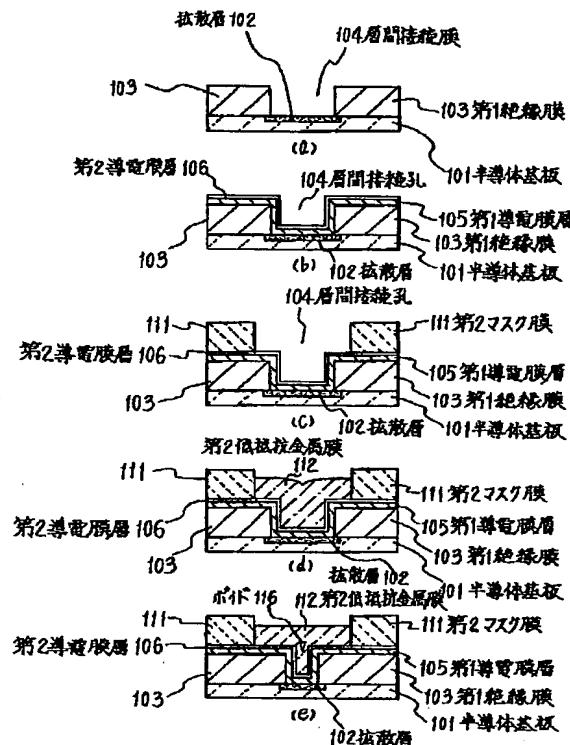
(11)

特開平5-315336

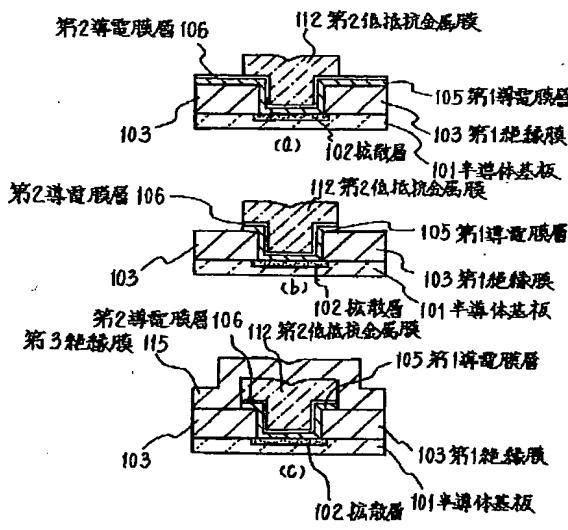
[図5]



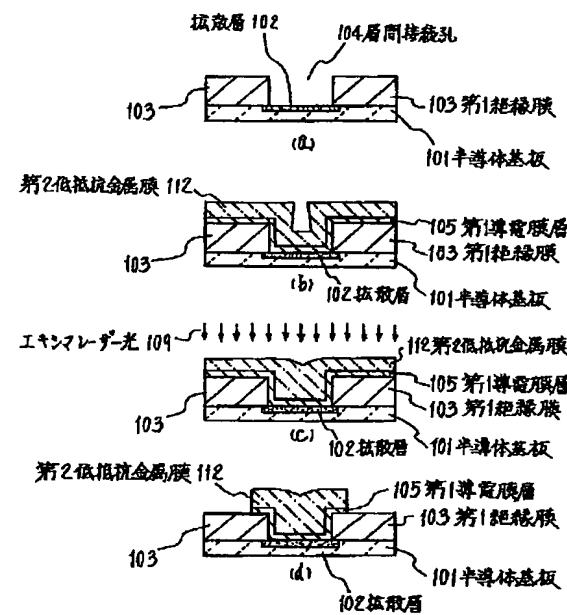
[図 6]



[圖 7]



[図 8]



(12)

特開平5-315336

〔四九〕

